

# Nanopartikuläre ZnO-Schichten für Dünnschichttransistoren

Der Technischen Fakultät  
der Friedrich-Alexander-Universität Erlangen-Nürnberg

zur Erlangung des Doktorgrades

DOKTOR-INGENIEUR

vorgelegt von

Sebastian Polster

aus Nürnberg

Als Dissertation genehmigt  
von der Technischen Fakultät  
der Friedrich-Alexander-Universität Erlangen-Nürnberg  
Tag der mündlichen Prüfung: 18.01.2016

Vorsitzender des Promotionsorgans: Prof. Dr. rer. nat. Peter Greil

Gutachter: Prof. Dr. rer. nat. Lothar Frey  
Prof. Dr.-Ing. Peter Wellmann

Erlanger Berichte Mikroelektronik

Band 2/2016

**Sebastian Polster**

**Nanopartikuläre ZnO-Schichten  
für Dünnschichttransistoren**

D 29 (Diss. Universität Erlangen-Nürnberg)

Shaker Verlag  
Aachen 2016

**Bibliografische Information der Deutschen Nationalbibliothek**

Die Deutsche Nationalbibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliografie; detaillierte bibliografische Daten sind im Internet über <http://dnb.d-nb.de> abrufbar.

Zugl.: Erlangen-Nürnberg, Univ., Diss., 2016

Copyright Shaker Verlag 2016

Alle Rechte, auch das des auszugsweisen Nachdruckes, der auszugsweisen oder vollständigen Wiedergabe, der Speicherung in Datenverarbeitungsanlagen und der Übersetzung, vorbehalten.

Printed in Germany.

ISBN 978-3-8440-4377-8

ISSN 0948-3462

Shaker Verlag GmbH • Postfach 101818 • 52018 Aachen

Telefon: 02407 / 95 96 - 0 • Telefax: 02407 / 95 96 - 9

Internet: [www.shaker.de](http://www.shaker.de) • E-Mail: [info@shaker.de](mailto:info@shaker.de)

# Abstract

Solution processed layers consisting of zinc oxide nanoparticles are investigated in this work with respect to their applicability as semiconducting layer in thin film transistors. The dispersion-based deposition of thin films allows for the realization of printed electronics. However, the porous layer morphology hampers the charge carrier transport in such films. Additionally, the electrical properties are determined by defects on the particle surfaces. In order to modify and optimize the layers for electron devices, a staggered bottom-gate thin film transistor was initially established as a reference device. Different techniques for the passivation and modification of bare particle surfaces were reviewed based on this system. This includes the sintering of particles via furnace annealing and laser treatment. The latter method permits a localized energy input into the layers. Furthermore, the particles were coated with aluminum oxide via atomic layer deposition to achieve a modification of the particle surfaces. The electrical properties of the layers were correlated with changes in the layer morphology which were determined by scanning electron microscopy. Photoluminescence measurements were used for the evaluation of the defect content. Sintering via furnace annealing leads to an increase in the charge carrier mobility and a negative shift of the threshold voltage. This is attributed to the formation of a smoother interface between the semiconductor and the dielectric as well as to a larger contact area between the particles. Temperature dependent electrical measurements show that the sintering results in a reduction of energetic barriers between the particles. Sintering via laser treatment leads to smooth and compact layers which are, however, too conductive to be used as a semiconductor in transistors. The encapsulation of the layers with aluminum oxide enables the fabrication of coplanar top-gate transistors. With this device architecture the threshold voltage got also shifted to negative values, which is associated with the reduction of acceptor like surface states.



# Kurzfassung

In der vorliegenden Arbeit werden dünne, flüssig prozessierte Schichten aus Zinkoxidnanopartikeln hinsichtlich ihrer Eignung als Halbleiterschicht in Dünnschichttransistoren untersucht. Durch die Abscheidung aus der Flüssigphase sind diese Schichten für gedruckte Elektronik geeignet. Die poröse Schichtmorphologie erschwert jedoch den Ladungsträgertransport in solchen Schichten. Zudem werden die elektrischen Eigenschaften durch Defekte an den Oberflächen der Partikel bestimmt. Zur Einstellung und Optimierung der Schichten für elektronische Bauelemente wurde zunächst ein gestapelter Bottom-Gate Dünnschichttransistor als Referenzbauelement etabliert. Ausgehend von diesem System wurden Techniken zum Abbau von freiliegenden Oberflächen und zur Oberflächenmodifikation betrachtet. Dies beinhaltet das Versintern der Partikel durch eine Ofentemperatur sowie durch eine Laserbehandlung, die den lokal begrenzten Energieeintrag in die Schichten ermöglicht. Für die Oberflächenmodifikation wurden die Partikel mit einer Aluminiumoxidschicht mittels Atomlagenabscheidung beschichtet. Die elektronischen Eigenschaften der Transistoren wurden mit Änderungen in der Schichtmorphologie korreliert, welche durch Rasterelektronenmikroskopie erfasst wurden. Für die Beurteilung des Defekthaushalts wurden Photolumineszenzmessungen verwendet. Bei der Versinterung durch Ofentemperatur ergibt sich, dass die Ladungsträgerbeweglichkeit in der Schicht steigt und die Schwellenspannung zu negativen Werten verschoben wird. Dies wird durch die Ausbildung einer glatteren Grenzfläche zwischen Halbleiter und Dielektrikum, sowie mit einer Erhöhung der Kontaktflächen zwischen den Partikeln erklärt. Durch temperaturabhängige elektrische Messungen wurde gezeigt, dass energetische Barrieren zwischen den Partikeln durch die Versinterung reduziert werden. Das Versintern durch eine Laserbehandlung führt zu glatten und kompakten Schichten, die jedoch für den Einsatz als Halbleiter in Transistoren zu leitfähig sind. Die Verkapselung der Schichten mit Aluminiumoxid ermöglicht den Aufbau von koplanaren Top-Gate Transistoren. Auch für diese Bauelementarchitektur wurde die Schwellenspannung zu negativen Spannungen verschoben, was auf den Abbau von akzeptorartigen Oberflächenzuständen zurückgeführt wird.





# Inhaltsverzeichnis

<b>Abstract</b>	<b>v</b>
<b>Kurzfassung</b>	<b>vii</b>
<b>Verwendete Symbole und Abkürzungen</b>	<b>xi</b>
<b>1 Einleitung</b>	<b>1</b>
1.1 Gedruckte Elektronik . . . . .	1
1.2 Motivation und Zielsetzung dieser Arbeit . . . . .	2
<b>2 Theoretische Grundlagen</b>	<b>5</b>
2.1 Funktionsweise von Dünnschichttransistoren . . . . .	5
2.1.1 Ideales Transistorverhalten . . . . .	6
2.1.2 Abweichungen vom idealen Transistorverhalten . . . . .	11
2.2 Elektrische Eigenschaften von Metalloxiden . . . . .	15
2.3 Möglichkeiten zur Flüssigprozessierung von anorganischen Halbleitern . . . . .	17
2.4 ZnO als Halbleiter . . . . .	20
2.5 Defekte in ZnO-Nanopartikeln und an deren Oberflächen . . . . .	22
2.6 Ladungsträgertransport in ungeordneten Systemen . . . . .	29
2.7 Sintern . . . . .	33
2.8 Lokale laserinduzierte Wärmebehandlung von dünnen Schichten . . . . .	36
<b>3 Experimentelles Vorgehen</b>	<b>39</b>
3.1 Probenpräparation . . . . .	39
3.2 Laserbehandlung der ZnO-Partikelschichten . . . . .	43
3.3 Atomlagenabscheidung auf ZnO-Partikelschichten . . . . .	44
3.4 Charakterisierungsmethoden . . . . .	46
3.4.1 Materialuntersuchungen . . . . .	46
3.4.2 Elektrische Charakterisierung . . . . .	48

---

<b>4 Ergebnisse und Diskussion</b>	<b>53</b>
4.1 Beschreibung und elektrische Charakterisierung der Dünnschichttransistoren . . . . .	53
4.1.1 Etablierung eines Basisbauelements . . . . .	53
4.1.2 Einfluss der Messatmosphäre . . . . .	58
4.1.3 Einfluss des Dielektrikums . . . . .	61
4.2 Sintern der ZnO-Partikelschicht durch Ofentemperung . . . . .	67
4.2.1 Variation der Sintertemperatur . . . . .	68
4.2.2 Temperaturabhängige Charakterisierung der Dünnschichttransistoren . . . . .	76
4.3 Modifikation und Verdichtung der Partikelschicht durch Laserbestrahlung . . . . .	84
4.4 Verkapselung und Passivierung der ZnO-Partikel und deren Oberflächen . . . . .	101
4.4.1 Betrachtung der Anfangsphase des ALD-Prozesses . . . . .	104
4.4.2 Top-Gate Dünnschichttransistor . . . . .	107
4.5 Vergleich der angewendeten Schichtmodifikationen . . . . .	110
<b>5 Zusammenfassung und Ausblick</b>	<b>115</b>
<b>6 Literaturverzeichnis</b>	<b>119</b>
<b>7 Anhang</b>	<b>129</b>
<b>Eigene Veröffentlichungen</b>	<b>131</b>
<b>Danksagung</b>	<b>133</b>