

Kupfer-Metallisierung für Siliciumcarbid-Leistungshalbleiter zur Steigerung der Lebensdauer



Der Technischen Fakultät
der Friedrich-Alexander-Universität Erlangen-Nürnberg

zur

Erlangung des Grades Doktor-Ingenieur (Dr.-Ing.)

vorgelegt von

Tim Behrens
aus Stade

Als Dissertation genehmigt von der Technischen Fakultät
der Friedrich-Alexander-Universität Erlangen-Nürnberg

Tag der mündlichen Prüfung: 21.10.2014

Vorsitzende des Promotionsorgans: Prof. Dr.-Ing. habil. Marion Merklein

Gutachter: Prof. Dr. rer. nat. Lothar Frey
Prof. Dr. Christoph J. Brabec

Erlanger Berichte Mikroelektronik

Band 1/2015

Tim Behrens

Kupfer-Metallisierung für Siliciumcarbid-Leistungshalbleiter zur Steigerung der Lebensdauer

D 29 (Diss. Universität Erlangen-Nürnberg)

Shaker Verlag
Aachen 2015

Bibliografische Information der Deutschen Nationalbibliothek

Die Deutsche Nationalbibliothek verzeichnet diese Publikation in der Deutschen Nationalbibliografie; detaillierte bibliografische Daten sind im Internet über <http://dnb.d-nb.de> abrufbar.

Zugl.: Erlangen-Nürnberg, Univ., Diss., 2014

Copyright Shaker Verlag 2015

Alle Rechte, auch das des auszugsweisen Nachdruckes, der auszugsweisen oder vollständigen Wiedergabe, der Speicherung in Datenverarbeitungsanlagen und der Übersetzung, vorbehalten.

Printed in Germany.

ISBN 978-3-8440-3357-1

ISSN 0948-3462

Shaker Verlag GmbH • Postfach 101818 • 52018 Aachen

Telefon: 02407 / 95 96 - 0 • Telefax: 02407 / 95 96 - 9

Internet: www.shaker.de • E-Mail: info@shaker.de

Vorwort

Die vorliegende Arbeit entstand im Zeitraum vom November 2009 bis September 2013 als erste Industrie-Promotion innerhalb der neu gegründeten Entwicklungsabteilung für leistungselektronische Bauelemente und Module der Robert Bosch GmbH. Die akademische Betreuung erfolgte dabei durch den Lehrstuhl für elektronische Bauelemente der Friedrich Alexander-Universität Erlangen-Nürnberg.

An dieser Stelle möchte ich mich recht herzlich bei allen, die zum Entstehen dieser Arbeit beigetragen haben, bedanken. Ein besonderer Dank geht dabei an meinen Doktorvater Prof. Dr. Lothar Frey. Ich möchte mich bei Ihnen für die hervorragende Unterstützung, die sich insbesondere in Form von fachspezifischen Unterredungen und präzisierenden Anregungen, aber auch in Form von mir entgegengebrachtem Vertrauen niedergeschlagen hat, bedanken. Eben dadurch wurde mir ein freies und selbstständiges Arbeiten ermöglicht. Bedanken möchte ich mich darüber hinaus auch bei Herrn Prof. Dr. Christoph Brabec für die Übernahme des Zweit-Gutachtens für diese Arbeit. Besonders zu erwähnen sind in diesem Zusammenhang auch meine Betreuer seitens der Robert Bosch GmbH, Dr. Klaus Heyers, Dr. Eckart Geinitz und Dr. Thomas Suenner, die mich in ausnahmslos allen Situationen unterstützt und ermutigt haben, die eigenen Ideen für diese Arbeit umzusetzen. Dank gebührt zudem allen Mitarbeitern der Abteilungen CR/ARY, CR/APJ, AE/PJ-PSC, AE/ETC und AE/EVR. Sie waren sowohl in praktischen als auch in theoretischen Fragen stets eine große Hilfe und sorgten durch ihre Hilfsbereitschaft und Offenheit für ein angenehmes Arbeitsklima, welches ebenfalls entscheidend zur Entstehung dieser Dissertation beigetragen hat. Im speziellen seien dabei Dr. Achim Trautmann, Dr. Denis Gugel, Dr. Dick Scholten, Dr. Przemyslaw Gromala, Peter Frey, Sabine Nagel, Thomas Kaden und Thomas Herboth genannt, die mich in Bereichen der Probenherstellung (AVT- und Chipseitig), Messtechnik und Simulation unterstützt haben und mir auch sonst immer mit Rat und Tat zur Seite standen.

Ein großes Dankeschön geht auch an die Mitarbeiter der Arbeitsgruppe Materialien und Zuverlässigkeit der Abteilung Leistungselektronische Systeme des Fraunhofer Instituts für Integrierte Systeme und Bauelementetechnologie (IISB). Dabei möchte ich insbesondere Andreas Schletz für die wissenschaftlichen Diskussionen, Denkanstöße und die finale Durchsicht der Arbeit und Adam Tokarski für die hervorragende Unterstützung bei der Durchführung der aktiven Temperaturwechsel-Erprobungen danken.

Im Sinne von „Geteiltes Leid ist halbes Leid“ möchte ich mich noch bei meinen Doktoranden-Kollegen Christian Banzhaf, Stefan Noll und Silke Kraft bedanken. Der Erfahrungsaustausch und die Erkenntnis, das auch bei anderen nicht immer alles auf Anhieb klappt hat auch entscheidend zur Fertigstellung dieser Arbeit beigetragen und mich in manchen Situation vor der Verzweiflung bewahrt.

Zu guter Letzt möchte ich mich noch bei meinen Eltern, meinem Bruder und meiner

Freundin bedanken, die mir in allen Lebenslagen stets treu zur Seite standen und ohne deren stetige Unterstützung zu Schul-, Studien- und Promotionszeiten die Fertigstellung dieser Arbeit nie möglich gewesen wäre.

Tim Behrens

Kurzfassung

Der Anspruch der Leistungselektronik, die Leistungsdichte und die Lebensdauer immer weiter zu erhöhen [8], wird derzeit durch die Aufbau- und Verbindungstechnik (AVT) limitiert [16] [32]. Neue Halbleiter-Generationen mit größerer Bandlücke, wie beispielsweise Siliciumcarbid (SiC), haben das Potenzial die Leistungsdichte zu steigern und können bei erhöhten Temperaturen eingesetzt werden. Um diese Vorteile jedoch nutzen zu können, muss die Lebensdauer der AVT verbessert werden. Während hinsichtlich der rückseitigen Verbindungstechnik (Die-Attach) bereits große Fortschritte gemacht wurden (Nieder-Temperatur-Silber-Sinterverbindung (NTV) [61] [48] [46], transiente Flüssigphasenlötung (TLP) [35]), begrenzt derzeit vor allem der Oberseitenkontakt die Lebensdauer der AVT. Eine Ursache dafür ist, dass die standardmäßig verwendeten aluminiumbasierten Metallisierungen der elektronischen Bauelemente den Einsatz auf Aluminiumdraht bzw. -bändchen Bondverbindungen limitiert, deren Eignung den beschriebenen, zukünftigen Anforderungen nicht genügen [35] [32]. Demnach muss die Entwicklung einer verbesserten Oberseitenkontakt-Verbindung direkt einhergehen mit einer Modifizierung der Chipmetallisierung.

Eine unter diesem Aspekt vielversprechende Technologie ist die Verbindung mittels Kupfer-Dickdrahtbonds ($> 300\mu\text{m}$) [35]. Neben den im Vergleich zu Aluminium guten elektrischen als auch thermischen Eigenschaften sind es vor allem die verbesserten mechanischen Eigenschaften des Kupfers (Dehngrenze und Kaltverfestigungs-Koeffizient), die die Lebensdauer der Verbindung verbessern. Auf der anderen Seite erschwert die erhöhte Härte des Kupfers den Bond-Prozess, so dass auf SiC-Bauelementen nur dicke galvanisch abgeschiedene Kupfer-Metallisierungen mit einer minimalen Dicke von $15\mu\text{m}$ das „Bonden“ ermöglichen.

Während dünne aluminiumbasierte Metallisierungen auf Silicium-Bauelementen in den letzten Jahrzehnten ausgiebig untersucht wurden [16] [76] [75] [11], existieren wenige Untersuchungen hinsichtlich der mechanischen als auch der elektrischen Wechselwirkungen von dicken Kupfer-Metallisierungen mit Bauelementen auf Basis von SiC. In Bezug auf die Lebensdauer der Metallisierung und der entsprechenden Bondverbindung sind es vor allem die erhöhten Grenzflächenspannungen, die diese limitieren. Thermomechanische FEM-Simulationen haben gezeigt, dass es neben dem veränderten Metallisierungs- (Cu) und dem steiferen Halbleitermaterial (SiC) vor allem die erhöhte Metallisierungsdicke ist, die die Spannungen in der Grenzfläche zwischen Halbleiter und Metallisierung erhöht. Demnach steigen diese mit steigender Metallisierungsdicke nahezu exponentiell an. Darüber hinaus ist aufgrund der bekannten chemischen Interaktionen zwischen Silicium und Kupfer [42] zu erwarten, dass auch die Leistungsfähigkeit des SiC-Bauelements über die Einsatzdauer bei erhöhten Sperrschicht-Temperaturen (Junction-Temperaturen) nachhaltig beeinflusst wird. In diesem Sinne liegt ein Fokus dieser Arbeit darauf, diese Wechselwirkungen zu untersuchen. Im ersten Schritt wurde dabei der Kupfer-Metallisierungsstapel hinsichtlich

der Adhäsion auf dem SiC-Halbleiterbauelement und hinsichtlich des Bondprozesses optimiert. Im zweiten Schritt wurde dann die elektrische und die mechanische Lebensdauer der Verbindung mittels Temperatur-Auslagerung als auch passiver und aktiver Temperaturwechsel analysiert. Um dabei den Einsatz des SiC-Bauelements bei erhöhten Temperaturen abschätzen zu können, erfolgten alle Untersuchungen bei Temperaturen oberhalb von 200°C . Resultierend daraus konnte gezeigt werden, dass die Verwendung von Kupfer-Bondverbindungen im Zusammenspiel mit der optimierten Kupfer-Metallisierung ein möglicher Weg ist, um den Einsatz von SiC bei erhöhten Temperaturen und die damit verbundenen Anforderungen an die Lebensdauer zu ermöglichen.

Abstract

With today's demand for increasing power densities and lifetime [8] the standard packaging technology of power modules has come to a limit [16] [32]. New wide bandgap semiconductor generations such as silicon carbide (SiC) outperform silicon devices with respect to high power densities and higher junction-temperatures. In order to make use of these advantages the packaging technology has to make a big step towards increased lifetime. While there has been certain progress in terms of die-attach technologies (low temperature silver sintering [61] [48] [46], transient liquid phase soldering [35]), the topside connection is still the main bottle-neck of packaging technology. Especially, as the standard Aluminum-based top side chip metallization limits the usage to Al-wire- or -ribbon-bonds, which have shown to be insufficient to meet future requirements of automotive industries and high reliability applications [35] [32]. Consequently, the implementation of an advanced topside connection technology directly correlates to the development of a new chip metallization system.

One promising technology in this context is a topside connection via Cu thick wire-bonds ($> 300\mu m$) [35]. Besides, its good electrical and thermal properties with respect to aluminum, particularly the improved mechanical characteristics (yield strength and strain-hardening-coefficient) of copper enhance the lifetime of the connection. On the other hand, the increased hardness of Copper impedes the bonding. Therefore, only thick electroplated Copper metallization layers with a minimum thickness of $15\mu m$ have been found to enable the Cu thick wire bonding process on SiC devices.

While Aluminum-based metallization schemes on Si-Chips have been optimized for the last decades [16] [76] [75] [11], only few investigations have been done on the mechanical as well as the electrical interactions of thick metallization with SiC-devices. With respect to the lifetime of the metallization and the corresponding bond connection the two main concerns accompanied with the usage of thick Copper layers on SiC are the resulting high interfacial stresses between the semiconductor and the metallization and the high chemical reactivity of the copper. Thermo-mechanical investigations done by FEM have shown that besides the changed metallization itself and the stiffer semiconductor material (SiC), in particular the increased metallization thickness is the matter of concern. By increasing the metallisation thickness the stresses in the interface between the metallization and the semiconductor rise in an exponential manner. In addition to that there are well known interactions between Copper and Silicon [42] due to that similar behaviour for SiC-devices may be expected. Thus this work focuses on the analysis of these interactions. In a first step the Copper metallization schema has been optimized with respect to the adhesion to a SiC electronic devices and the bonding process. In a second step the electrical and mechanical lifetime of the connection has been analysed by temperature storage as well as by active and passive temperature cycling. For estimating the ability of the SiC device to work at increased temperatures, all reliability tests have been performed at temperatures

above 200°C . As a result of this work, it could be shown that a Copper bond connection in combination with the improved Copper-metallisation is one possible path for enabling increased junction temperatures and the resulting reliability requirements for SiC electronic devices.

Inhaltsverzeichnis

1	Einleitung	1
2	Grundlagen	7
2.1	Leistungselektronische Bauelemente	7
2.1.1	Metall-Oxid-Halbleiter-Feldeffekttransistoren (MOSFET)	7
2.1.2	Bipolartransistoren mit isolierter Gate-Elektrode (IGBT)	9
2.1.3	MOSFET und IGBT im Vergleich	11
2.2	Siliciumcarbid als Halbleitermaterial für leistungselektronische Bauelemente	12
2.2.1	Siliciumcarbid Prozesstechnik	15
2.2.1.1	Kontaktbildung auf Siliciumcarbid	15
2.3	Aufbau- und Verbindungstechnik	18
2.3.1	Oberseitenkontakt-Verbindung	19
2.3.1.1	Bond-Verbindungen	19
2.3.1.2	Alternative Oberseitenkontaktverbindungen	22
2.3.2	Die-Attach	22
2.3.2.1	Lötverbindungen	23
2.3.2.2	Niedertemperatur(-Silbersinter)-Verbindungen	28
2.3.3	Substrat	30
2.4	Metallisierung der Halbleiter	32
2.4.1	Metallisierung der Chipoberseite	32
2.4.1.1	Aluminium-basierte Metallisierungen	32
2.4.1.2	Kupfer-Metallisierungen	36
2.4.2	Metallisierung der Chipunterseite	41
2.5	Thermomanagement	43
2.5.1	Stationärer Wärmetransport	43
2.5.2	Zeitabhängiger Wärmetransport	44
3	Experimentelles Vorgehen	47
3.1	Verwendete Technologien	47
3.1.1	Verwendete Halbleiter-Technologien	47
3.1.2	Verwendete Aufbau- und Verbindungstechnologien	49
3.2	Mechanische Charakterisierungen	49
3.2.1	Zugversuch	50
3.2.2	Schäl-Test	52
3.2.3	Messung der Schichtspannung	54

3.3	Elektrische Charakterisierungen	55
3.3.1	Messung des Kontaktwiderstandes	55
3.3.2	Leckstrom-Messungen durch das Feldoxid	57
3.4	Lebensdaueruntersuchungen	58
3.4.1	Herstellung der Testchips	59
3.4.2	Aufbau der Testchips	60
3.5	Simulationen	61
4	Ergebnisse und Diskussion	65
4.1	AVT-Konzept für leistungselektronische Bauelemente aus SiC	65
4.1.1	Einfluss von SiC auf die Entwärmung	65
4.1.1.1	Einfluss der Oberseitenkontaktierung	68
4.1.2	Einfluss von SiC auf die Thermomechanik	70
4.1.3	Zielkonzept für die AVT von SiC Bauelementen	72
4.2	Optimierung der Kupfer Halbleitermetallisierung	75
4.2.1	Simulationstechnische Betrachtung einer veränderten Chipmetallisierung	75
4.2.1.1	Elektrische Analyse	76
4.2.1.2	Thermoelektrische Analyse	77
4.2.1.3	Thermomechanische Analyse	78
4.2.2	Mechanische Eigenschaften der Kupferschichten	82
4.2.3	Schichtspannungen in dem Halbleiter/Metallisierungs-System	88
4.2.4	Haftung der Metallisierung auf dem Halbleiter-Bauelement	92
4.2.4.1	Haftung der Metallisierung auf dem Feldoxid	92
4.2.4.2	Haftung der Metallisierung auf ohmschen SiC-Kontakten	94
4.3	Wechselwirkungen der Metallisierung mit der AVT	97
4.3.1	Wechselwirkungen zwischen dem Cu-Bondprozess und der Cu-Metallisierung	97
4.3.2	Oxidationsschutz für die Kupferschicht	100
4.4	Beurteilung der Zuverlässigkeit	104
4.4.1	Elektrische Wechselwirkungen	104
4.4.1.1	Beeinflussung des Kontaktwiderstandes	104
4.4.1.2	Beeinflussung des Feldoxids	106
4.4.2	Thermomechanische Wechselwirkungen	107
4.4.2.1	Thermische Stabilität	108
4.4.2.2	Stabilität gegen passive Temperaturwechsel	110
4.4.2.3	Stabilität gegen aktive Temperaturwechsel	113
5	Zusammenfassung, Schlussfolgerungen und Ausblick	121

Tabellenverzeichnis	127
Abbildungsverzeichnis	129
Literaturverzeichnis	135
Abkürzungsverzeichnis	145
Stichwortverzeichnis	149
Wissenschaftliche Veröffentlichungen	153